



- [Deutsche Version](#)
- [Englische Version](#)

Computerarchitektur

Studiengang:	BICSS
Semester:	1
Lehrbeauftragte(r):	Peter Friedrich Balog
Lehrform:	FL UE
Sprache:	German
ECTS:	6.0
Fachbereich:	Embedded Systems
Fachbereichsleiter:	Peter Friedrich Balog
Fachbereichskoordinator:	Peter Friedrich Balog

Kompetenzerwerb

Fundiertes Wissen über:

- (1) Analyse, Synthese, Verhalten und Spezifikation von kombinatorischen digitalen Systemen.
- (2) Verhalten und Spezifikation von sequentiellen digitalen Systemen und finiten Zustandsmaschinen.
- (3) Architektur von Mikrocomputern.
- (4) Befehlssatzarchitektur eines minimalen Prozessormodells.

Grundlegende Kenntnisse über:

- (1) Integer-Arithmetik.
- (2) Synthese von sequentiellen digitalen Systemen.
- (3) Mikroprogrammierbare Komponenten
- (4) Cache und Instruktions-Pipelining

Lehrinhalte

Logische Grundfunktionen; Logische Algebra; Spezifikation, Verhalten, Analyse und Synthese von kombinatorischen digitalen Systemen; Integer-Arithmetik; Spezifikation und Verhalten von sequentiellen digitalen Systemen und finiten Zustandsmaschinen; Mikroprogrammierbare Komponenten; Architektur von Mikrocomputern; Befehlssatzarchitektur eines minimalen Prozessormodells; Caches; Pipelining.

Vorkenntnisse

keine

Methodik / Didaktik

2SWS (3ECTS) Fernlehre; 2SWS (3ECTS) Übung

Leistungsbeurteilung

Immanente Leistungsbeurteilung

Literatur

Literaturempfehlungen:

Katz, Contemporary Logic Design

Carpinelli, Computer Systems Organization & Architecture

Lernunterlagen:

Studienbriefe

Anmerkungen

keine

Computer Architecture

degree programme: BICSS

semester: 1

Lecturer: Peter Friedrich Balog

Course methods: FL

UE

Language: German

ECTS Credits: 6.0

Department: Embedded Systems

Head of Department: Peter Friedrich Balog

Department coordinator: Peter Friedrich Balog

Learning outcome

Well founded knowledge of:

- (1) Analysis, synthesis, behavior and specification of combinational digital systems.
- (2) Behavior and specification of sequential digital systems and finite state machines.
- (3) Architecture of Microcomputers
- (4) Instruction Set Architecture (ISA) of a minimized CPU-model.

Basic knowledge of:

- (1) Integer arithmetics.
- (2) Synthesis of sequential digital systems.
- (3) Microprogrammable components.
- (4) Cache and instruction pipelining.

Course Contents

Basic logic functions; switching algebra; specification, behavior, analysis and synthesis of combinational digital systems; integer arithmetic systems; specification and behavior of sequential digital systems and finite state machines; microprogrammable components; architecture of microcomputers; instruction set architecture of a minimized CPU model; caches; pipelining.

Prerequisites:

none

Teaching Methods

2 Hours/Week (3ECTS) Distance Learning; 2 Hours/Week (3ECTS) Labs

Assessment Methods

Constantly rated assignments

Recommended Reading and Material

Recommended literatur:

Katz, Contemporary Logic Design

Carpinelli, Computer Systems Organization & Architecture

Learning material:

Dedicated scripts and lecture notes

Comments

none